Attorney Docket No.: 59801 (47793)

### IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

NVENTOR(S): Masahiro KIMURA, et al.

DEC 0 9 2003U.S S.N.: 10/649,578

ART UNIT:

2621

LED: August 26, 2003

**EXAMINER:** Not Yet Assigned

FOR: A DATA TRANSFERRING APPARATUS FOR TRANSFERRING LIQUID EJECTION DATA AND A LIQUID EJECTING APPARATUS

CERTIFICATE OF EXPRESS MAILING (Label No.: EV 317947692 US)

I certify that this document fee is being deposited with the U.S. Postal Service "Express Mail Post Office to Addressee" service under 37 C.F.R. in an envelope addressed to Mail Stop MISSING PARTS, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on December 9, 2003.

Bv:

Mail Stop MISSING PARTS Commissioner for Patents

\*\*\*\*\*\*\*\*\*\*\*\*\*

P.O. Box 1450 Alexandria, VA 22313-1450

### TRANSMITTAL OF CERTIFIED COPIES

Sir:

Attached please find certified copies of the foreign application from which priority is claimed for this case:

Country:

**JAPAN** 

Application Number: 2003-190388

Filing Date:

July 2, 2003

Date: December 9, 2003 Customer No. 21874

Respectfully submitted,

John J. Penny, Jr. (Reg. No. 36,984)

**EDWARDS & ANGELL, LLP** 

P.O. Box 9169

Boston, MA 02209

Tel: (617) 439-4444

# 日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 7月 2日

出 願 番 号 Application Number:

特願2003-190388

[ST. 10/C]:

Applicant(s):

[JP2003-190388]

出 願 人

セイコーエプソン株式会社

特許庁長官 Commissioner,

Japan Patent Office

**今** 

2003年

井

康

8月18日



ページ: 1/E

【書類名】 特許願

【あて先】 特許庁長官殿

【国際特許分類】 G06F 13/28

G06F 13/36

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株

式会社内

【氏名】 木村 正博

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株

式会社内

【氏名】 福光 康則

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095452

【弁理士】

【氏名又は名称】 石井 博樹

【手数料の表示】

【予納台帳番号】 055561

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0016652

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液体噴射データのデータ転送装置、液体噴射装置

【特許請求の範囲】

【請求項1】 システムバスと、該システムバスにデータ転送可能に接続されたシステムメモリと、前記システムバスにデータ転送可能に接続され、ライン展開可能に圧縮された液体噴射データをハードウェア展開可能なデコード回路、及びライン展開可能に圧縮された液体噴射データを前記システムバス経由で前記デコード回路へデータ転送し、展開後の液体噴射データを前記システムバスへデータ転送する手段を有するデコードユニットとを備えた液体噴射データのデータ転送装置。

【請求項2】 請求項1において、前記デコードユニットは、前記デコード 回路にて展開した液体噴射データがワード単位で格納されるラインバッファと、 前記システムメモリからライン展開可能に圧縮された液体噴射データを前記デコード回路へDMA転送し、前記ラインバッファに展開された液体噴射データをワード単位で前記システムメモリへDMA転送し、前記システムメモリに格納された展開後の液体噴射データを液体噴射ヘッドのレジスタへ順次DMA転送するDMA転送手段とを有している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項3】 請求項2において、前記ラインバッファは、所定のワード数の展開データを格納可能なバッファ領域を2面有し、一面側に前記デコード回路にて展開した液体噴射データが順次格納され、所定のワード数の展開データが蓄積された時点で他面側に前記デコード回路にて展開した液体噴射データが順次格納されるとともに、所定のワード数の展開データが蓄積された時点で所定のワード数毎に展開データを前記システムメモリへDMA転送する、ことを特徴とした液体噴射データのデータ転送装置。

【請求項4】 システムバスと、ライン展開可能に圧縮された液体噴射データを含む液体噴射制御データを受信するインターフェース部と、ライン展開可能に圧縮された液体噴射データを格納するインターフェースメモリを有する受信バッファ部と、前記インターフェースメモリに格納されているライン展開可能に圧

縮された液体噴射データをハードウェア展開可能なデコード回路を有するデコー ドユニットと、前記デコード回路にて展開した液体噴射データを格納するシステ ムメモリと、液体噴射ヘッドのレジスタを有するヘッド制御部とを備え、前記イ ンターフェース部、前記受信バッファ部、前記デコードユニット、及び前記シス テムメモリが前記システムバスにデータ転送可能に接続されている、ことを特徴 とした液体噴射データのデータ転送装置。

【請求項5】 - 請求項4において、前記デコードユニットは、前記デコード 回路にて展開した液体噴射データがワード単位で格納されるラインバッファと、 前記インターフェースメモリからライン展開可能に圧縮された液体噴射データを 前記デコード回路へDMA転送し、前記ラインバッファに展開された液体噴射デ ータをワード単位で前記システムメモリへDMA転送し、前記システムメモリに 格納された展開後の液体噴射データを液体噴射ヘッドのレジスタへ順次DMA転 送するDMA転送手段とを有している、ことを特徴とした液体噴射データのデー 夕転送装置。

【請求項6】 請求項5において、前記ラインバッファは、所定のワード数 の展開データを格納可能なバッファ領域を2面有し、一面側に前記デコード回路 にて展開した液体噴射データが順次格納され、所定のワード数の展開データが蓄 積された時点で他面側に前記デコード回路にて展開した液体噴射データが順次格 納されるとともに、所定のワード数の展開データが蓄積された時点で所定のワー ド数毎に展開データを前記システムメモリへDMA転送する、ことを特徴とした 液体噴射データのデータ転送装置。

【請求項7】 請求項4~6のいずれか1項において、前記インターフェー ス部と前記受信バッファ部とを接続する第1の専用バスと、前記受信バッファ部 と前記デコードユニットとを接続する第2の専用バスと、前記デコードユニット と前記ヘッド制御部とを接続する第3の専用バスとを備え、

前記受信バッファ部は、前記システムバスからアクセス可能なコマンド格納レ ジスタと、前記液体噴射制御データのヘッダを解析するヘッダ解析手段と、該へ ッダ解析手段の解析結果に基づいて、前記液体噴射制御データからコマンドを分 離して前記コマンド格納レジスタへ格納するコマンド分離手段と、コマンドを分 離した液体噴射制御データを前記インターフェースメモリへ格納するデータ転送 制御手段とを備える、ことを特徴とした液体噴射データのデータ転送装置。

【請求項8】 請求項4~6のいずれか1項において、前記インターフェース部と前記受信バッファ部とを接続する第1の専用バスと、前記受信バッファ部と前記デコードユニットとを接続する第2の専用バスと、前記デコードユニットと前記ヘッド制御部とを接続する第3の専用バスとを備え、

前記インターフェース部は、前記システムバスからアクセス可能なコマンド格納レジスタと、前記液体噴射制御データのヘッダを解析するヘッダ解析手段と、該ヘッダ解析手段の解析結果に基づいて、前記液体噴射制御データからコマンドを分離して前記コマンド格納レジスタへ格納するコマンド分離手段と、コマンドを分離した液体噴射制御データを前記インターフェースメモリへ格納するデータ転送制御手段とを備える、ことを特徴とした液体噴射データのデータ転送装置。

【請求項9】 請求項7又は8において、前記受信バッファ部は、前記インターフェースメモリに格納されている液体噴射制御データをリモートコマンドとライン展開可能に圧縮された液体噴射データとに分離するデータ分離手段を有し、リモートコマンドは、前記システムバスに接続されたマイクロプロセッサにて処理され、ライン展開可能に圧縮された液体噴射データが前記デコードユニットへデータ転送される構成を成している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項10】 請求項4~6のいずれか1項において、前記インターフェース部と前記受信バッファ部とを接続する第1の専用バスと、前記受信バッファ部と前記デコードユニットとを接続する第2の専用バスと、前記デコードユニットと前記ヘッド制御部とを接続する第3の専用バスとを備え、

前記受信バッファ部は、前記インターフェース部が受信した液体噴射制御データを前記インターフェースメモリへ格納するデータ転送制御手段と、前記インターフェースメモリに格納されている液体噴射制御データをコマンドとライン展開可能に圧縮された液体噴射データとに分離するデータ分離手段とを有し、コマンドは、前記システムバスに接続されたマイクロプロセッサにて処理され、ライン展開可能に圧縮された液体噴射データが前記デコードユニットへデータ転送され

る構成を成している、ことを特徴とした液体噴射データのデータ転送装置。

【請求項11】 請求項4~10のいずれか1項において、前記インターフェース部、前記受信バッファ部、前記デコードユニット、前記ヘッド制御部、前記第1の専用バス、前記第2の専用バス、及び前記第3の専用バスは、1つのASICに内蔵されている、ことを特徴とした液体噴射データのデータ転送装置。

【請求項12】 請求項1~11のいずれか1項において、前記圧縮された 液体噴射データは、ランレングス圧縮データであり、前記デコード回路は、ラン レングス圧縮データをハードウェア展開可能なデコード回路である、ことを特徴 とした液体噴射データのデータ転送装置。

【請求項13】 請求項1~12のいずれか1項に記載の液体噴射データのデータ転送装置を備えた液体噴射装置。

# 【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$ 

### 【発明の属する技術分野】

本願発明は、液体噴射ヘッドからインク等の液体を被噴射媒体へ噴射する液体噴射装置に入力された液体噴射データを液体噴射ヘッドへ転送するための液体噴射データのデータ転送装置、及び該液体噴射データのデータ転送装置を備えた液体噴射装置に関する。

[0002]

#### 【従来の技術】

液体噴射装置としてのいわゆるインクジェット式記録装置は、記録ヘッドから記録紙等にインクを噴射して画像データ等を記録する。ライン展開可能にデータ圧縮されている画像データ等をライン展開してビットマップイメージに展開し、展開したビットマップイメージを記録紙の記録面に形成する如く記録ヘッドのヘッド面に配設されている多数のノズルアレイから複数色のインク滴を噴射する。複数色のインク滴を記録面に噴射して多数のインクドットを形成することによって記録紙上に画像を形成する。尚、ライン展開可能な圧縮データとは、例えば一般的に広く知られているランレングス圧縮方式等による圧縮データであり、バイト単位で順次展開可能な圧縮方式による圧縮データのことである。

# [0003]

一般的にこのようなインクジェット式記録装置は、パーソナルコンピュータ等の外部装置からライン展開可能にデータ圧縮されている画像データを入力し、入力した圧縮データをライン展開(解凍)し、展開したビットマップイメージに必要なデータ処理を行った後にそのデータを記録ヘッドのレジスタへ転送するデータ転送装置を備えている。従来の一般的なデータ転送装置は、例えば、図15に示すような構成を成している。

# [0004]

データ転送装置10は、データ転送経路としてシステムバスSBを備えている。システムバスSBには、マイクロプロセッサ(MPU)11、RAM12、及びヘッド制御部13がデータ転送可能に接続されており、ヘッド制御部13に記録ヘッド62が接続されている。図示していないパーソナルコンピュータやデジタルカメラ等の情報処理装置からデータ転送される圧縮された記録データは、システムバスSBを介してRAM12へ格納される。

# [0005]

RAM12の圧縮データ格納エリアに格納されている圧縮された記録データは、システムバスSB経由でマイクロプロセッサ11へ1バイトずつ順次データ転送され(符号Aで示した経路)、プログラムによる圧縮データの解凍手順によって1バイトずつ順次解凍された後、再びRAM12へシステムバスSB経由で1バイトずつデータ転送されて(符号Bで示した経路)、RAM12の所望のビットマップイメージエリアに格納される。RAM12のビットマップイメージエリア内に展開データが全て格納された時点で、ビットマップイメージエリア内の展開データがシステムバスSB経由でヘッド制御部13内部のレジスタ(図示せず)に1バイトずつデータ転送され(符号Cで示した経路)、そのビットマップイメージに基づいて記録ヘッド62の各ノズルアレイから記録紙へインクが噴射される。

## [0006]

また、データ転送処理を高速化する従来技術の一例としては、システムバスと ローカルバスとの2つの独立したバスを設け、システムバスとローカルバスとの 間に2つのバスコントローラを配置したものが公知である。データ転送装置において、一方のバスコントローラがシステムバス側に接続されているメモリにアクセスしている間、他方のバスコントローラがローカルバス側に接続されているローカルメモリをアクセスする並列処理を行うことによって、データ転送処理を高速化するものである(例えば、特許文献1参照)。

### [0007]

# 【特許文献1】

特許第3251053号公報

# [0008]

## 【発明が解決しようとする課題】

図15に示したような構成を成す従来の液体噴射装置のデータ転送装置10に おいて、液体噴射実行速度を向上させるためには、つまり、インクジェット式記 録装置において、記録速度をより高速にするためには、以下のような課題が障壁 となってしまう。

# [0009]

まず、圧縮された記録データをプログラムによって1バイトずつソフトウェア 展開(解凍)していくので、大量の圧縮データを高速に処理することができない 。仮に高速なクロックで動作可能な処理能力の高いマイクロプロセッサ11を用 いれば高速化することができるが、そのような高価なマイクロプロセッサ11を 実装するとデータ転送装置10のコストが大幅に高くなってしまうという問題が 生じる。

## [0010]

また、RAM12へのデータ転送及びRAM12からのデータ転送が全てマイクロプロセッサ11を介して行われるので、マイクロプロセッサ11が他のデータ処理や演算等を実行している間、例えば、マイクロプロセッサ11がRAM12へプログラム等をフェッチしている間、データ転送が待たされてしまう場合があり、それによって、データ転送遅延が生じてしまうので、高速なデータ転送ができなかった。

# [0011]

さらに、システムバスSBを介してマイクロプロセッサ11からRAM12へのアクセス経路と、RAM12から記録ヘッド62へのデータ転送経路とが共用になっているので、マイクロプロセッサ11がRAM12にアクセスしている間はシステムバスSBが占有されてしまい、その間RAM12から記録ヘッド62へのデータ転送を行うことができなくなってしまう。そのため、それによって、記録ヘッド62へのデータ転送遅延が生じてしまい、データ転送レートを高速化することができなかった。

### [0012]

また、前述した特許文献1に開示されている従来技術においては、2つの独立したバスを設けることによって、データ転送装置のコストが大幅に上昇することになる。そして、やはり、圧縮された記録データをプログラムによって1バイトずつソフトウェア展開(解凍)していくことになるので、大量の圧縮データを高速に展開処理することができない。したがって、情報処理装置からデータ転送される圧縮された記録データを展開して記録ヘッドへデータ転送して記録を実行する記録装置等の液体噴射装置においては、データ転送処理を高速に行うことが可能な構成であっても圧縮データを展開する処理が依然として遅いために液体噴射実行速度を向上させることができないことになってしまう。

### [0013]

本願発明は、このような状況に鑑み成されたものであり、その課題は、圧縮データの高速な展開処理と、液体噴射ヘッドへの高速なデータ転送とを低コストで 実現し、低コストで液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に 高速化することにある。

#### $[0\ 0\ 1\ 4]$

#### 【課題を解決するための手段】

上記課題を達成するため、本願発明の第1の態様は、システムバスと、該システムバスにデータ転送可能に接続されたシステムメモリと、前記システムバスにデータ転送可能に接続され、ライン展開可能に圧縮された液体噴射データをハードウェア展開可能なデコード回路、及びライン展開可能に圧縮された液体噴射データを前記システムバス経由で前記デコード回路へデータ転送し、展開後の液体

噴射データを前記システムバスへデータ転送する手段を有するデコードユニット とを備えた液体噴射データのデータ転送装置である。

# [0015]

このように、従来プログラムによって展開していた圧縮された液体噴射データを、デコード回路によってハードウェア展開する。つまり、圧縮データの展開処理以外にも多数の様々なデータ処理手順を順次実行するシングルスレッドのプログラムによって圧縮データを展開するより、圧縮データの展開専用のデコード回路によって圧縮データの展開のみを独立して実行することによって、圧縮された液体噴射データの展開処理を高速に実行することができる。

## [0016]

これにより、本願請求項1に記載の発明に係る液体噴射データのデータ転送装置によれば、システムバスにデータ転送可能に接続されたデコード回路を内蔵したデコードユニットによって、圧縮データの高速な展開処理と、液体噴射ヘッドへの高速なデータ転送とを低コストで実現することができるので、低コストで液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に高速化することができるという作用効果が得られる。

#### $[0\ 0\ 1\ 7\ ]$

本願発明の第2の態様は、前述した第1の態様において、前記デコードユニットは、前記デコード回路にて展開した液体噴射データがワード単位で格納されるラインバッファと、前記システムメモリからライン展開可能に圧縮された液体噴射データを前記デコード回路へDMA転送し、前記ラインバッファに展開された液体噴射データをワード単位で前記システムメモリへDMA転送し、前記システムメモリに格納された展開後の液体噴射データを液体噴射ヘッドのレジスタへ順次DMA転送するDMA転送手段とを有している、ことを特徴とした液体噴射データのデータ転送装置である。

# [0018]

このように、ワード単位で展開後のデータを格納するラインバッファを設け、 従来プログラムによって1バイトずつ展開していた圧縮データをワード単位 (2 バイト) で展開してラインバッファに格納してワード単位でデータ転送する。つ まり、一度に展開してデータ転送する圧縮データの量が従来の2倍の量になるので、圧縮データの展開処理をより高速に実行することができる。さらに、DMA (Direct・Memory・Access) 転送によって高速なデータ転送が可能になる。DMA転送とは、転送元及び転送先アドレスや転送数を所定のレジスタに設定すると、後はマイクロプロセッサを介することなくハードウェアにて高速にデータ転送を行うことができる公知の転送方式である。

# [0019]

1

本願発明の第3の態様は、前述した第2の態様において、前記ラインバッファは、所定のワード数の展開データを格納可能なバッファ領域を2面有し、一面側に前記デコード回路にて展開した液体噴射データが順次格納され、所定のワード数の展開データが蓄積された時点で他面側に前記デコード回路にて展開した液体噴射データが順次格納されるとともに、所定のワード数の展開データが蓄積された時点で所定のワード数毎に展開データを前記システムメモリへDMA転送する、ことを特徴とした液体噴射データのデータ転送装置である。

# [0020]

このように、ラインバッファは、所定のワード数の展開データを格納可能なバッファ領域を2面有しており、デコード回路にて展開したデータを一面側に格納していき、所定のワード数分蓄積された時点で、一面側の展開データをDMA転送手段によってワード単位で転送している間、デコード回路にて展開したデータを他面側に格納していくとができるので、圧縮データの展開処理とデータ転送処理とを平行して行うことができる。

#### $[0\ 0\ 2\ 1\ ]$

これにより、本願発明の第3の態様に記載の発明に係る液体噴射データのデータ転送装置によれば、前述した第2の態様に記載の発明による作用効果に加えて、圧縮データの展開処理とデータ転送処理とを平行して行うことができるので、液体噴射装置の液体噴射実行速度をより高速化することができるという作用効果が得られる。

# [0022]

本願発明の第4の態様は、システムバスと、ライン展開可能に圧縮された液体

噴射データを含む液体噴射制御データを受信するインターフェース部と、ライン 展開可能に圧縮された液体噴射データを格納するインターフェースメモリを有す る受信バッファ部と、前記インターフェースメモリに格納されているライン展開 可能に圧縮された液体噴射データをハードウェア展開可能なデコード回路を有す るデコードユニットと、前記デコード回路にて展開した液体噴射データを格納す るシステムメモリと、液体噴射ヘッドのレジスタを有するヘッド制御部とを備え 、前記インターフェース部、前記受信バッファ部、前記デコードユニット、及び 前記システムメモリが前記システムバスにデータ転送可能に接続されている、こ とを特徴とした液体噴射データのデータ転送装置である。

# [0023]

1

インターフェース部が受信したライン展開可能に圧縮された液体噴射データを含む液体噴射制御データは、システムバスを介して受信バッファ部のインターフェースメモリに一時的に格納され、受信バッファ部からシステムバスを介してデコードユニットへデータ転送される。そして、デコードユニット内のデコードユニットにおいて、ライン展開可能に圧縮された液体噴射データが展開された後、システムバスを介してシステムメモリへ格納される。このように、従来プログラムによって圧縮された液体噴射データをソフトウェア展開していた処理を、デコード回路によってハードウェア展開する。つまり、圧縮データの展開処理以外にも多数の様々なデータ処理手順を順次実行するシングルスレッドのプログラムによって圧縮データを展開するより、圧縮データの展開専用のデコード回路によって圧縮データを展開のみを独立して実行することによって、圧縮された液体噴射データの展開処理を高速に実行することができる。

### [0024]

これにより、本願発明の第4の態様に記載の発明に係る液体噴射データのデータ転送装置によれば、システムバスにデータ転送可能に接続されたデコード回路を内蔵したデコードユニットによって、圧縮データの高速な展開処理と、液体噴射へッドへの高速なデータ転送とを実現することができるので、液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に高速化することができるという作用効果が得られる。

# [0025]

本願発明の第5の態様は、前述した第4の態様において、前記デコードユニットは、前記デコード回路にて展開した液体噴射データがワード単位で格納されるラインバッファと、前記インターフェースメモリからライン展開可能に圧縮された液体噴射データを前記デコード回路へDMA転送し、前記ラインバッファに展開された液体噴射データをワード単位で前記システムメモリへDMA転送し、前記システムメモリに格納された展開後の液体噴射データを液体噴射へッドのレジスタへ順次DMA転送するDMA転送手段とを有している、ことを特徴とした液体噴射データのデータ転送装置である。

### [0026]

このように、ワード単位で展開後のデータを格納するラインバッファを設け、従来プログラムによって1バイトずつ展開していた圧縮データをワード単位(2バイト)で展開してラインバッファに格納してワード単位でデータ転送する。つまり、一度に展開してデータ転送する圧縮データの量が従来の2倍の量になるので、圧縮データの展開処理をより高速に実行することができる。さらに、DMA(Direct・Memory・Access)転送によって高速なデータ転送が可能になる。DMA転送とは、転送元及び転送先アドレスや転送数を所定のレジスタに設定すると、後はマイクロプロセッサを介することなくハードウェアにて高速にデータ転送を行うことができる公知の転送方式である。

### [0027]

本願発明の第6の態様は、前述した第5の態様において、前記ラインバッファは、所定のワード数の展開データを格納可能なバッファ領域を2面有し、一面側に前記デコード回路にて展開した液体噴射データが順次格納され、所定のワード数の展開データが蓄積された時点で他面側に前記デコード回路にて展開した液体噴射データが順次格納されるとともに、所定のワード数の展開データが蓄積された時点で所定のワード数毎に展開データを前記システムメモリへDMA転送する、ことを特徴とした液体噴射データのデータ転送装置である。

### [0028]

このように、ラインバッファは、所定のワード数の展開データを格納可能なバ

ッファ領域を2面有しており、デコード回路にて展開したデータを一面側に格納していき、所定のワード数分蓄積された時点で、一面側の展開データをDMA転送手段によってワード単位で転送している間、デコード回路にて展開したデータを他面側に格納していくとができるので、圧縮データの展開処理とデータ転送処理とを平行して行うことができる。

# [0029]

これにより、本願発明の第6の態様に記載の発明に係る液体噴射データのデータ転送装置によれば、前述した第5の態様に記載の発明による作用効果に加えて、圧縮データの展開処理とデータ転送処理とを平行して行うことができるので、液体噴射装置の液体噴射実行速度をより高速化することができるという作用効果が得られる。

# [0030]

本願発明の第7の態様は、前述した第4の態様~第6の態様のいずれかにおいて、前記インターフェース部と前記受信バッファ部とを接続する第1の専用バスと、前記受信バッファ部と前記デコードユニットとを接続する第2の専用バスと、前記デコードユニットと前記ヘッド制御部とを接続する第3の専用バスとを備え、前記受信バッファ部は、前記システムバスからアクセス可能なコマンド格納レジスタと、前記液体噴射制御データのヘッダを解析するヘッダ解析手段と、該ヘッダ解析手段の解析結果に基づいて、前記液体噴射制御データからコマンドを分離して前記コマンド格納レジスタへ格納するコマンド分離手段と、コマンドを分離した液体噴射制御データを前記インターフェースメモリへ格納するデータ転送制御手段とを備える、ことを特徴とした液体噴射データのデータ転送装置である。

### [0031]

インターフェース部から第1の専用バスを介して受信バッファ部へデータ転送された液体噴射制御データは、受信バッファ部のヘッダ解析手段でヘッダが解析される。ヘッダを解析された液体噴射制御データは、その解析結果に基づいて、コマンドが分離されてコマンド格納レジスタへ格納され、コマンドが分離された液体噴射制御データは、データ転送制御手段によってインターフェースメモリへ

格納される。コマンドとは、液体噴射制御を実行するための制御コマンドである 。コマンド格納レジスタに格納されたコマンドは、システムバスを介してマイク ロプロセッサがアクセスし、マイクロプロセッサがコマンドを解析してコマンド に基づく液体噴射制御を実行する。そして、インターフェースメモリに格納され ている液体噴射制御データは、第2の専用バスを介してデコードユニットへデー 夕転送され、液体噴射制御データに含まれるライン展開可能に圧縮された液体噴 射データがデコード回路にて展開され、一旦システムバスを介してシステムメモ リへ格納された後、デコードユニットから第3の専用バスを介してヘッド制御部 のレジスタへデータ転送される。つまり、従来プログラムによってソフトウェア 処理されていた液体噴射制御データのヘッダ解析処理、及びヘッダ解析結果に基 づいて液体噴射制御データからコマンドを分離して、コマンドをコマンド格納レ ジスタへ格納し、コマンドを分離した液体噴射制御データをインターフェースメ モリへ格納する処理を受信バッファ部で処理する。そして、第1の専用バスを介 してインターフェース部が受信した液体噴射制御データを受信バッファ部ヘデー 夕転送し、第2の専用バスを介して受信バッファ部のインターフェースメモリに 格納されている液体噴射制御データをデコードユニットへデータ転送し、液体噴 射制御データに含まれるライン展開可能に圧縮された液体噴射データをデコード 回路にて展開し、展開後の液体噴射データを第3の専用バスを介してヘッド制御 部へデータ転送する。それによって、システムバスのデータ転送負荷と、システ ムバス側のマイクロプロセッサの処理負荷とを大幅に低減させることができるの で、マイクロプロセッサへの依存度が極めて低いデータ転送が可能になり、イン ターフェース部とデコードユニットとの間、及びデコードユニットと液体噴射へ ッドとの間のデータ転送処理を高速化することができる。

### [0032]

これにより、本願請求項7に記載の発明に係る液体噴射データのデータ転送装置によれば、前述した第4の態様~第6の態様のいずれかに記載の発明による作用効果に加えて、システムバスのデータ転送負荷、及びマイクロプロセッサの処理負荷を大幅に低減させることができるとともに、インターフェース部とデコードユニットとの間のデータ転送処理、及びデコードユニットと液体噴射ヘッドと

の間の液体噴射データのデータ転送処理を高速化することができるので、液体噴射装置の液体噴射実行速度をさらに高速化することができるという作用効果が得られる。

# [0033]

本願発明の第8の態様は、前述した第4の態様~第6の態様のいずれかにおいて、前記インターフェース部と前記受信バッファ部とを接続する第1の専用バスと、前記受信バッファ部と前記デコードユニットとを接続する第2の専用バスと、前記デコードユニットと前記ヘッド制御部とを接続する第3の専用バスとを備え、前記インターフェース部は、前記システムバスからアクセス可能なコマンド格納レジスタと、前記液体噴射制御データのヘッダを解析するヘッダ解析手段と、該ヘッダ解析手段の解析結果に基づいて、前記液体噴射制御データからコマンドを分離して前記コマンド格納レジスタへ格納するコマンド分離手段と、コマンドを分離した液体噴射制御データを前記インターフェースメモリへ格納するデータ転送制御手段とを備える、ことを特徴とした液体噴射データのデータ転送装置である。

### [0034]

インターフェース部が受信した液体噴射制御データは、インターフェース部のヘッダ解析手段でヘッダが解析される。ヘッダを解析された液体噴射制御データは、その解析結果に基づいてコマンドが分離されてコマンド格納レジスタへ格納され、コマンドが分離された液体噴射制御データは、データ転送制御手段によって第1の専用バスを介して受信バッファ部のインターフェースメモリへ格納される。コマンド格納レジスタに格納されたコマンドは、システムバスを介してマイクロプロセッサがアクセスし、マイクロプロセッサがコマンド解析を実行する。そして、インターフェースメモリに格納されている液体噴射制御データは、第2の専用バスを介してデコードユニットへデータ転送され、液体噴射制御データに含まれるライン展開可能に圧縮された液体噴射データがデコード回路にて展開され、一旦システムバスを介してシステムメモリへ格納された後、第3の専用バスを介してヘッド制御部のレジスタへデータ転送される。つまり、従来プログラムによってソフトウェア処理されていた液体噴射制御データのコマンド解析処理、

及びヘッダ解析結果に基づいて液体噴射制御データからコマンドを分離して、コマンドをコマンド格納レジスタへ格納し、コマンドを分離した液体噴射制御データをインターフェースメモリへ格納する処理をインターフェース部で処理する。そして、第1の専用バスを介してインターフェース部がコマンド解析してコマンドを分離した液体噴射制御データを受信バッファ部へデータ転送してインターフェースメモリへ格納し、第2の専用バスを介して受信バッファ部のインターフェースメモリに格納されている液体噴射制御データをデコードユニットへデータ転送し、デコード回路にて展開後の液体噴射データを第3の専用バスを介してヘッド制御部へデータ転送する。それによって、システムバスのデータ転送負荷と、システムバス側のマイクロプロセッサの処理負荷とを大幅に低減させることができるとともに、インターフェース部とデコードユニットとの間、及びデコードユニットと液体噴射ヘッドとの間のデータ転送処理を高速化することができる。

# [0035]

これにより、本願発明の第8の態様に記載の発明に係る液体噴射データのデータ転送装置によれば、前述した第4の態様~第6の態様のいずれかに記載の発明による作用効果に加えて、システムバスのデータ転送負荷、及びマイクロプロセッサの処理負荷を大幅に低減させることができるとともに、インターフェース部とデコードユニットとの間のデータ転送処理、及びデコードユニットと液体噴射へッドとの間の液体噴射データのデータ転送処理を高速化することができるので、液体噴射装置の液体噴射実行速度をさらに高速化することができるという作用効果が得られる。

#### [0036]

本願発明の第9の態様は、前述した第7の態様又は第8の態様において、前記受信バッファ部は、前記インターフェースメモリに格納されている液体噴射制御データをリモートコマンドとライン展開可能に圧縮された液体噴射データとに分離するデータ分離手段を有し、リモートコマンドは、前記システムバスに接続されたマイクロプロセッサにて処理され、ライン展開可能に圧縮された液体噴射データが前記デコードユニットへデータ転送される構成を成している、ことを特徴とした液体噴射データのデータ転送装置である。

# [0037]

ここで、リモートコマンドとは、ヘッダが付されていないコマンドであり、例えば、コマンドによる液体噴射制御実行中の割り込み制御やリセット制御等の制御コマンドである。このようなリモートコマンドがインターフェースメモリに格納された液体噴射制御データにライン展開可能に圧縮された液体噴射データとともに含まれている場合には、リモートコマンドとライン展開可能に圧縮された液体噴射データとを分離するデータ分離手段を受信バッファ部に設けることによって、リモートコマンドのみシステムバスを介してマイクロプロセッサで処理し、ライン展開可能に圧縮された液体噴射データのみをデコードユニットへデータ転送することができる。

# [0038]

本願発明の第10の態様は、前述した第4の態様~第6の態様のいずれかにおいて、前記インターフェース部と前記受信バッファ部とを接続する第1の専用バスと、前記受信バッファ部と前記デコードユニットとを接続する第2の専用バスと、前記デコードユニットと前記ヘッド制御部とを接続する第3の専用バスとを備え、前記受信バッファ部は、前記インターフェース部が受信した液体噴射制御データを前記インターフェースメモリへ格納するデータ転送制御手段と、前記インターフェースメモリに格納されている液体噴射制御データをコマンドとライン展開可能に圧縮された液体噴射データとに分離するデータ分離手段とを有し、コマンドは、前記システムバスに接続されたマイクロプロセッサにて処理され、ライン展開可能に圧縮された液体噴射データが前記デコードユニットへデータ転送される構成を成している、ことを特徴とした液体噴射データのデータ転送装置である。

# [0039]

インターフェース部から第1の専用バスを介して受信バッファ部へデータ転送された液体噴射制御データは、インターフェースメモリへ格納される。インターフェースメモリに格納されている液体噴射制御データは、第2の専用バスを介してデコードユニットへデータ転送される際にデータ分離手段によって、コマンドとは、とライン展開可能に圧縮された液体噴射データとに分離される。コマンドとは、

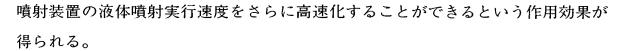
液体噴射制御を実行するための制御コマンドである。コマンドは、システムバスを介してマイクロプロセッサが処理し、マイクロプロセッサがコマンドを解析してコマンドに基づく液体噴射制御を実行する。そして、ライン展開可能に圧縮された液体噴射データは、第2の専用バスを介してデコードユニットへデータ転送され、デコード回路にて展開され、一旦システムバスを介してシステムメモリに格納された後、デコードユニットから第3の専用バスを介してヘッド制御部のレジスタへデータ転送される。尚、コマンドには、例えば、液体噴射制御実行中の割り込み制御やリセット制御等の制御コマンドであるリモートコマンドも含まれる。

## [0040]

つまり、第1の専用バスを介してインターフェース部が受信した液体噴射制御データを受信バッファ部へデータ転送し、第2の専用バスを介して受信バッファ部のインターフェースメモリに格納されている液体噴射制御データをデコードユニットへデータ転送する際に、従来プログラムによってソフトウェア処理されていた液体噴射制御データからコマンド、及びリモートコマンドを分離する処理を受信バッファ部で処理する。そして、ライン展開可能に圧縮された液体噴射データをデコード回路にて展開し、展開後の液体噴射データを第3の専用バスを介してヘッド制御部へデータ転送する。それによって、システムバスのデータ転送負荷と、システムバス側のマイクロプロセッサの処理負荷とを大幅に低減させることができるので、マイクロプロセッサへの依存度が極めて低いデータ転送が可能になり、インターフェース部とデコードユニットとの間、及びデコードユニットと液体噴射ヘッドとの間のデータ転送処理を高速化することができる。

#### $[0\ 0\ 4\ 1]$

これにより、本願請求項10に記載の発明に係る液体噴射データのデータ転送装置によれば、前述した第4の態様~第6の態様のいずれかに記載の発明による作用効果に加えて、システムバスのデータ転送負荷、及びマイクロプロセッサの処理負荷を大幅に低減させることができるとともに、インターフェース部とデコードユニットとの間のデータ転送処理、及びデコードユニットと液体噴射ヘッドとの間の液体噴射データのデータ転送処理を高速化することができるので、液体



# [0042]

本願発明の第11の態様は、前述した第4の態様~第10の態様のいずれかにおいて、前記インターフェース部、前記受信バッファ部、前記デコードユニット、前記ヘッド制御部、前記第1の専用バス、前記第2の専用バス、及び前記第3の専用バスは、1つのASICに内蔵されている、ことを特徴とした液体噴射データのデータ転送装置である。

# [0043]

このように、インターフェース部、受信バッファ部、デコードユニット、及びヘッド制御部を同じASIC内に回路ブロックとして構成し、それぞれを接続する第1の専用バス、第2の専用バス、及び第3の専用バスも同じASIC内に構成することによって、特に1クロックでデータを転送するような高速なDMA転送が可能になる。したがって、圧縮された液体噴射データをデコードユニットへより高速にデータ転送することができるようになる。

#### $[0\ 0\ 4\ 4]$

これにより、本願発明の第11の態様に記載の発明に係る液体噴射データのデータ転送装置によれば、前述した第4の態様〜第10の態様のいずれかに記載の発明による作用効果に加えて、圧縮された液体噴射データをデコードユニットへより高速にデータ転送することができ、かつ、システムメモリから液体噴射へッドへの展開後の液体噴射データのデータ転送をより高速に行うことができるので、液体噴射装置の液体噴射実行速度をより高速化することができるという作用効果が得られる。

#### [0045]

本願発明の第12の態様は、前述した第1の態様〜第11の態様のいずれかに おいて、前記圧縮された液体噴射データは、ランレングス圧縮データであり、前 記デコード回路は、ランレングス圧縮データをハードウェア展開可能なデコード 回路である、ことを特徴とした液体噴射データのデータ転送装置である。

#### [0046]



本願発明の第12の態様に記載の発明に係る液体噴射データのデータ転送装置によれば、ライン展開可能なランレングス圧縮データをハードウェア展開可能なデコード回路によって、前述した第1の態様~第11の態様のいずれかに記載の発明による作用効果を得ることができる。

### [0047]

本願発明の第13の態様に記載の発明は、前述した第1の態様~第12の態様 のいずれかに記載の液体噴射データのデータ転送装置を備えた液体噴射装置であ る。

本願発明の第13の態様に記載の発明に係る液体噴射装置によれば、液体噴射装置において、前述した第1の態様~第12の態様のいずれかに記載の発明による作用効果を得ることができる。

# [0048]

### 【発明の実施の形態】

以下、本願発明の実施の形態を図面に基づいて説明する。

まず、本願発明に係る「液体噴射装置」としてのインクジェット式記録装置の 第1実施例について説明する。図1は、本願発明に係るインクジェット式記録装 置の概略の平面図であり、図2はその側面図である。

### [0049]

インクジェット式記録装置 5 0 には、記録紙 P に記録を実行する記録手段として、キャリッジガイド軸 5 1 に軸支され、主走査方向 X に移動するキャリッジ 6 1 が設けられている。キャリッジ 6 1 には、記録紙 P にインクを噴射して記録を行う「液体噴射ヘッド」としての記録ヘッド 6 2 が搭載されている。記録ヘッド 6 2 と対向して、記録ヘッド 6 2 のヘッド面と記録紙 P とのギャップを規定するプラテン 5 2 が設けられている。そして、キャリッジ 6 1 とプラテン 5 2 の間に記録紙 P を副走査方向 Y に所定の搬送量で搬送する動作と、記録ヘッド 6 2 を主走査方向 X に一往復させる間に記録ヘッド 6 2 から記録紙 P にインクを噴射する動作とを交互に繰り返すことによって記録紙 P に記録が行われる。

### [0050]

給紙トレイ57は、例えば普通紙やフォト紙等の記録紙Pを給紙可能な構成と



なっており、記録紙Pを自動給紙する給紙手段としてのASF(オート・シート・フィーダー)が設けられている。ASFは、給紙トレイ57に設けられた2つの給紙ローラ57b及び図示してない分離パッドを有する自動給紙機構である。この2つの給紙ローラ57bの1つは、給紙トレイ57の一方側に配置され、もう1つの給紙ローラ57bは、記録紙ガイド57aに取り付けられており、記録紙ガイド57aは、記録紙Pの幅に合わせて幅方向に摺動可能に給紙トレイ57に設けられている。そして、給紙ローラ57bの回転駆動力と、分離パッドの摩擦抵抗により、給紙トレイ57に置かれた複数の記録紙Pを給紙する際に、複数の記録紙Pが一度に給紙されることなく1枚ずつ正確に自動給紙される。

# [0051]

記録紙Pを副走査方向Yに搬送する記録紙搬送手段として、搬送駆動ローラ53と搬送従動ローラ54が設けられている。搬送駆動ローラ53は、ステッピング・モータ等の回転駆動力により回転制御され、搬送駆動ローラ53の回転により、記録紙Pは副走査方向Yに搬送される。搬送従動ローラ54は、複数設けられており、それぞれ個々に搬送駆動ローラ53に付勢され、記録紙Pが搬送駆動ローラ53の回転により搬送される際に、記録紙Pに接しながら記録紙Pの搬送に従動して回転する。搬送駆動ローラ53の表面には、高摩擦抵抗を有する皮膜が施されている。搬送従動ローラ54によって、搬送駆動ローラ53の表面に押しつけられた記録紙Pは、その表面の摩擦抵抗によって搬送駆動ローラ53の表面に密着し、搬送駆動ローラ53の回転によって副走査方向に搬送される。

# [0052]

また、給紙ローラ57bと搬送駆動ローラ53との間には、従来技術において公知の技術による紙検出器63が配設されている。紙検出器63は、立位姿勢への自己復帰習性が付与され、かつ記録紙搬送方向にのみ回動し得るよう記録紙Pの搬送経路内に突出する状態で枢支されたレバーを有し、このレバーの先端が記録紙Pに押されることでレバーが回動し、それによって記録紙Pが検出される構成を成す検出器である。紙検出器63は、給紙ローラ57bより給紙された記録紙Pの始端位置、及び終端位置を検出し、その検出位置に合わせて記録領域が決定され、記録が実行される。



### [0053]

一方、記録された記録紙Pを排紙する手段として、排紙駆動ローラ55と排紙 従動ローラ56が設けられている。排紙駆動ローラ55は、ステッピング・モー 夕等の回転駆動力により回転制御され、排紙駆動ローラ55の回転により、記録 紙Pは副走査方向Yに排紙される。排紙従動ローラ56は、周囲に複数の歯を有 し、各歯の先端が記録紙Pの記録面に点接触するように鋭角的に尖っている歯付 きローラになっている。複数の排紙従動ローラ56は、それぞれ個々に排紙駆動 ローラ55に付勢され、記録紙Pが排紙駆動ローラ55の回転により排紙される 際に記録紙Pに接して記録紙Pの排紙に従動して回転する。

### [0054]

そして、給紙ローラ57bや搬送駆動ローラ53、及び排紙駆動ローラ55を 回転駆動する図示していない回転駆動用モータ、並びにキャリッジ61を主走査 方向に駆動する図示していないキャリッジ駆動用モータは、記録制御部100に より駆動制御される。また、記録ヘッド62も同様に、記録制御部100により 制御されて記録紙Pの表面にインクを噴射する。

#### [0055]

図3は、本願発明に係るインクジェット記録装置50の概略のブロック図である。

インクジェット式記録装置50は、各種記録処理の制御を実行する記録制御部100を備えている。記録制御部100は、システムバスSBを備えている。システムバスSBには、MPU(マイクロプロセッサ)24、ROM21、「システムメモリ」としてのRAM22、不揮発性記憶媒体23、I/O25、及びデコード回路28を有する「デコードユニット」としてのDECU41がデータ転送可能に接続されている。MPU24では各種処理の演算処理が行われる。ROM21には、MPU24の演算処理に必要なソフトウェア・プログラム及びデータがあらかじめ記憶されている。RAM22は、ソフトウェア・プログラムの一時的な記憶領域、MPU24の作業領域等として使用される。また、フラッシュメモリ等の不揮発性記憶媒体23には、MPU24における演算処理結果の所定のデータが格納され、インクジェット記録装置50の電源断の間においても該デ



ータを保持する構成となっている。

# [0056]

さらに、記録制御部100は、外部装置とのインターフェース機能を有するインターフェース部27を介して、パーソナルコンピュータ等の情報処理装置200と接続され、その情報処理装置200との間において、各種情報やデータの入出力が可能な構成となっている。そして、I/O25は、MPU24における演算処理結果に基づいて、入出力部26を介して各種モータ制御部31に対して出力制御を行い、かつ各種センサー32からの入力情報等を入力する。各種モータ制御部31は、インクジェット式記録装置50の各種モータを駆動制御する駆動制御回路であり、記録制御部100によって制御される。また、各種センサー32は、インクジェット記録装置50の各種状態情報を検出し、入出力部26を介してI/O25に出力する。

# [0057]

記録実行時には、情報処理装置200がホスト側となり、情報処理装置200からライン展開可能に圧縮された記録データ(以下、圧縮記録データとする)を含む記録制御データ(液体噴射制御データ)が出力され、インクジェット式記録装置50は、インターフェース部27から記録制御データを入力する。DECU41は、デコード回路28において圧縮記録データをハードウェア展開した後、展開後の記録データをラインバッファ281へ格納する。ラインバッファ281に格納された展開後の記録データは、所定バイト数のデータ毎に一旦システムバスSBを介してRAM22へ格納された後、再びシステムバスSBを介してDECU41経由でヘッド制御部33内部のレジスタから記録ヘッド62へ転送される。ヘッド制御部33は、RAM22から転送された展開後の記録データに基づいて記録ヘッド62に対する制御を行い、記録ヘッド62のヘッド面に多数配設されたノズルアレイから各色のインクを記録紙Pの記録面に噴射する。

#### [0058]

図4は、本願発明に係る「液体噴射データのデータ転送装置」としてのデータ 転送装置の構成を示したブロック図である。図5は、データ転送装置におけるデ ータの流れを模式的に示したタイミングチャートである。図6は、DECU41



の構成を示したブロック図である。

# [0059]

データ転送装置10は、ASIC(特定用途向け集積回路)4を備えており、ASIC4は、前述したインターフェース部27、前述したヘッド制御部33、受信バッファ部42、及びDECU41を内蔵している。DECU41は、前述したデコード回路28とラインバッファ281を有する展開処理コントローラ412を内蔵している。システムバスSBは、16ビットバスであり、所定のデータ転送周期毎に1ワード(2バイト)のデータを転送することができる。DECU41とヘッド制御部33とは、内部バスIBでデータ伝送可能に接続されている。以下、図5に示したタイミングチャートを参照しながらデータ転送装置10におけるデータの流れを説明する。

### [0060]

情報処理装置200から送信された記録制御データは、インターフェース部27から受信バッファ部42へシステムバスSBを経由して1ワードずつDMA転送される(符号T1)。前述したように、DMA転送とは、転送元及び転送先アドレスや転送数を所定のレジスタに設定すると、後はMPU24を介することなくハードウェアにて高速にデータ転送を行うことができる転送方式である。次に、受信バッファ部42からシステムバスSBを介してDECU41へDMA転送される(符号T2)。その際に、MPU24にて実行するプログラム手順によって記録制御データのヘッダ解析、コマンド解析、及びリモートコマンドの解析が実行され、圧縮記録データだけが1ワードずつDECU41へデータ転送される。つづいて、DECU41の内部でデコード回路28によって、圧縮記録データが1ワードずつハードウェア展開され、展開された記録データがラインバッファ281へ格納される(符号T3)。

### $[0\ 0\ 6\ 1]$

展開されてラインバッファ281に格納された記録データは、ラインバッファ281に格納された記録データが所定バイト数に達した時点で、システムバスSBを経由してRAM22のビットマップエリアへDMA転送される(符号T4)。つづいて、RAM22のビットマップエリアへ格納されたビットマップデータ



としての記録データは、再びシステムバスSBを経由してDECU41へDMA 転送され(符号T5)、DECU41から内部バスIBを経由してヘッド制御部 33へDMA転送され(符号T6)、ヘッド制御部33内部のレジスタに格納さ れた後、記録ヘッド62へDMA転送される(符号T7)。

# [0062]

つづいて、ASIC4内に構成されているDECU41と受信バッファ部42 について、さらに詳細に説明する。

DECU41は、「DMA転送手段」として、第1のS-DMAコントローラ401、第2のS-DMAコントローラ402、I-DMAコントローラ415、及びRAM22の読み出しと書き込みを制御するメモリコントローラ414を有している。第1のS-DMAコントローラ401は、システムバスSBを介して受信バッファ部42内の「インターフェースメモリ」としてのIFメモリ425と、展開処理コントローラ412との間のDMA転送制御を行う。第2のS-DMAコントローラ402は、システムバスSBを介して展開処理コントローラ412と、RAM22との間のDMA転送制御を行う。I-DMAコントローラ415は、内部バスIBを介してメモリコントローラ414と、ヘッド制御部33との間のDMA転送制御を行う。

# [0063]

第1のS-DMAコントローラ401によって、IFメモリ425に格納されている圧縮記録データが1ワードずつ展開処理コントローラ412へDMA転送される。展開処理コントローラ412へ1ワードずつDMA転送された圧縮記録データは、デコード回路28にて1ワードずつハードウェア展開され、展開された記録データがラインバッファ281へ格納されて蓄積される。そして、ラインバッファ281に所定バイト数の展開後の記録データが蓄積された時点で、ラインバッファ281に蓄積された展開後の記録データは、第2のS-DMAコントローラ402によってメモリコントローラ414を介してシステムバスSB経由でRAM22へDMA転送され、RAM22の所定のビットマップエリアへ格納される。RAM22のビットマップエリアに格納された展開後の記録データは、I-DMAコントローラ415によってメモリコントローラ414を介してシス



テムバスSB及び内部バスIBを経由してヘッド制御部33へDMA転送され、ヘッド制御部33内部のレジスタに格納された後、記録ヘッド62へDMA転送される。

### [0064]

また、ラインバッファ281からRAM22へのDMA転送は、第2のS-D MAコントローラ402によってバースト転送され、RAM22から記録ヘッド 62へのDMA転送は、I-DMAコントローラ415によってバースト転送さ れる。バースト転送とは、連続したデータを転送する際にアドレスの指定などの 手順を一部省略することによって、所定のデータブロックのデータを全て転送し 終えるまでの間バスを占有して転送するデータ転送方式である。第2のS-DM Aコントローラ402は、ラインバッファ281に所定バイト数の展開後の記録 データが蓄積された時点で、所定バイト数の展開後の記録データを1ワードずつ 、所定バイト数RAM22へDMA転送し終えるまでシステムバスSBを占有し てバースト転送する。I-DMAコントローラ415は、RAM22のビットマ ップエリアに格納されている展開後の記録データを所定バイト数のデータブロッ ク毎に1ワードずつ、1つのデータブロックを全て記録ヘッド62へDMA転送 し終えるまでシステムバスSBを占有してバースト転送する。そして、ラインバ ッファ281からRAM22へのバースト転送と、RAM22から記録ヘッド6 2へのバースト転送とが競合した場合には、RAM22から記録ヘッド62への バースト転送が優先され、RAM22から記録ヘッド62へのバースト転送中は 、ラインバッファ281からRAM22へのバースト転送は一時停止し、RAM 22から記録ヘッド62への記録データに基づく記録ヘッド62のノズルアレイ からのインク噴射動作が途切れないようになっている。

### [0065]

図7及び図8は、DECU41内部において、圧縮記録データがデコード回路28でハードウェア展開され、ラインバッファ281へ格納されるまでを模式的に示したものである。また、図9は、展開後の記録データがラインバッファ281からRAM22へ転送されて格納されるまでを模式的に示したものである。

## [0066]

当該実施例においては、圧縮記録データは、ランレングス圧縮方式によって圧縮されている。ランレングス圧縮方式は、公知のデータ圧縮方式であり、以下簡単に説明する。ランレングス圧縮データは、バイト境界の圧縮データであり、カウント(1バイト)とデータ(1バイト又は複数バイト)とがセットになっている。つまり、ランレングス圧縮データは、まずカウントがあり、その後には必ずデータがあるという構成になっている。カウントの値が128以上(負の定数)、つまり、80H以上の場合には、次の1バイトのデータを繰り返して展開することを意味しており、257からカウントの値を減算した数だけ、そのカウントの次の1バイトのデータを繰り返して展開する。一方、カウントの値が127以下、つまり、7FH以下の場合には、そのカウント以降に繰り返さないでそのまま展開するデータがつづくことを意味しており、そのカウントの値に1を加算したバイト数だけ、そのカウント以降のデータをそのまま繰り返さずに展開する。

# [0067]

つづいて、ラインバッファ281の構成について説明する。ラインバッファ281は、8ワード(16バイト)の格納エリアに予備格納エリア1ワード(2バイト)を加えた9ワードのデータ格納エリアを2面有しており、それぞれA面、B面とする。デコード回路28にて1ワードずつ展開された記録データは、1ワードずつ順番にラインバッファ281のA面かB面のどちらか一面側に順次格納されていき、所定バイト数、当該実施例においては16バイトの展開データが蓄積された時点で、他面側に順次格納されていく。また、蓄積された16バイトの展開データは、前述したように、システムバスSBを経由してRAM22にDMA転送され、RAM22の所定のビットマップエリアに格納される。

#### [0068]

このように、ラインバッファ281は、16バイトの展開後の記録データを格納可能なバッファ領域を2面有しており、デコード回路28にて展開した記録データを一面側に格納していく。そして、16バイト分蓄積された時点で、一面側の展開後の記録データをDMA転送手段によってワード単位で転送している間、デコード回路28にて展開した記録データを他面側に格納していくことができるので、圧縮記録データの展開処理とデータ転送処理とを平行して行うことができ

る。

# [0069]

つづいて、ランレングス圧縮データの一例を挙げ、その圧縮データがデコード 回路28にて展開され、ラインバッファ281に格納され、ラインバッファ28 1からRAM22(システムメモリ)へ格納される記録データの流れを説明する。

### [0070]

受信バッファ部42のIFメモリ425には、図示の如くFEHから始まる24ワード(48バイト)のランレングス圧縮された圧縮記録データが格納されているとする。ランレングス圧縮された圧縮記録データは、1ワードずつ、つまり、2バイトずつデコード回路28へシステムバスSBを経由してDMA転送され、ハードウェア展開され、ラインバッファ281へ格納される。当該実施例においては、ランレングス圧縮データのデータ開始アドレスは、偶数アドレスであり、RAM22側のビットマップデータ(イメージデータ)のデータ開始アドレスは、偶数アドレスとなる。また、ラインバッファ281からRAM22へDMA転送されるデータブロックのバイト数(1ラインバイト数)は、16バイトである。尚、図7に示したIFメモリ425、DECU41内部のラインバッファ281、及び図9に示したシステムメモリ(RAM22)は、向かって左上端が偶数アドレスであり、左から右へ向かって順番に上位アドレスとなっている。

### [0071]

以下、1ワードずつ順を追って説明していく。まず、IFメモリ425から最初の1ワードの圧縮記録データ(FEH、01H)がDECU41内部のデコード回路28へDMA転送される(転送S1)。FEHはカウントであり、01Hはデータである。カウントの値FEH=254であり、128以上なので、257-254=3回、データ01Hが繰り返して展開され、ラインバッファ281のA面側に1バイトずつ順次格納される。次に、デコード回路28にDMA転送されるランレングス圧縮データは、03H、02Hである(転送S2)。03Hはカウントであり、02Hはデータである。カウントの値03H=3であり、127以下なので、このカウントの次のデータから3+1=4バイト、繰り返さな

# [0072]

# [0073]

一方、ラインバッファ281のA面側に1ラインバイト数、つまり16バイトの展開後の記録データが蓄積された時点で(転送S6の時点)、16バイトを1ラインのデータブロックとして、システムメモリへ1ワードずつDMA転送する。その際、第2のS-DMAコントローラ402は(図6)、1ラインの展開後の記録データを全てシステムメモリへDMA転送し終えるまでシステムバスSBを占有してバースト転送する(転送D1)。システムメモリへ転送された1ライン分の記録データは、システムメモリの所定のビットマップエリア内に、偶数ア

ドレスを先頭にして下位アドレスから1ワードずつ順次格納されていく(図9(a))。

# [0074]

つづいて、デコード回路 2 8 に D M A 転送される圧縮記録データは、10 H、F A H である(転送 S 1 1)。下位アドレス側(偶数アドレス側)の10 H はデータであり、その前のカウント F B H のデータである。したがって、10 H が 6 回繰り返して展開され、ラインバッファ 2 8 1 の B 面側に順次格納される。また、上位アドレス側(奇数アドレス側)の F A H はカウントであり、次の1 バイトのデータが7回(2 5 7 - 2 5 0 = 7)繰り返して展開されることになる。つづいて、デコード回路 2 8 に D M A 転送される圧縮記録データは、20 H、08 Hである(転送 S 1 2)。下位アドレス側(偶数アドレス側)の 2 0 H はデータであり、その前のカウント F A H の データである。したがって、20 H が 7 回繰り返して展開され、ラインバッファ 2 8 1 の B 面側に順次格納される。また、上位アドレス側(奇数アドレス側)の 0 8 H はカウントであり、以降 9 バイト(8 + 1 = 9)のデータ(12 H、13 H、14 H、15 H、16 H、17 H、18 H、19 H、20 H)が繰り返さずにそのまま展開され、ラインバッファ 2 8 1 の A 面側に順次格納される(図 8 の 転送 S 1 3 ~ S 1 7)。

### [0075]

一方、ラインバッファ 2 8 1 の B 面側に 1 ラインバイト数、つまり 1 6 バイトの展開後の記録データが蓄積された時点で(転送 S 1 2 の時点)、1 6 バイトを 1 ラインのデータブロックとして、システムメモリへ 1 ワードずつ D M A 転送する。その際、第 2 の S - D M A コントローラ 4 0 2 は(図 6)、1 ラインの展開後の記録データを全てシステムメモリへ D M A 転送し終えるまでシステムバス S B を占有してバースト転送する(転送 D 2)。システムメモリへ転送された 1 ライン分の記録データは、システムメモリの所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから 1 ワードずつ順次格納されていく(図 9 (b))。

## [0076]

## [0077]

一方、ラインバッファ281のA面側に1ラインバイト数、つまり16バイトの展開後の記録データが蓄積された時点で(転送S18の時点)、16バイトを1ラインのデータブロックとして、システムメモリへ1ワードずつDMA転送する。その際、第2のS-DMAコントローラ402は(図6)、1ラインの展開後の記録データを全てシステムメモリへDMA転送し終えるまでシステムバスSBを占有してバースト転送する(転送D3)。システムメモリへ転送された1ライン分の記録データは、システムメモリの所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから1ワードずつ順次格納されていく(図9(c))。

# [0078]

つづいて、デコード回路28にDMA転送される圧縮記録データは、ABH、03Hである(転送S21)。下位アドレス側(偶数アドレス側)のABHはデータであり、その前のカウントFCH(転送S20の上位アドレス側)のデータである。したがって、ABHが5回(257-252=5)繰り返して展開され、ラインバッファ281のB面側に順次格納される。また、上位アドレス側(奇数アドレス側)の03Hはカウントであり、以降4バイト(3+1=4)のデータ(FFH、FEH、FCH、FDH)が繰り返さずにそのまま展開され、ラインバッファ281のB面側に順次格納される(転送S22~S23)。

### [0079]

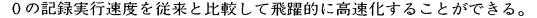
つづいて、デコード回路28にDMA転送される圧縮記録データは、FEH、FFHである(転送S24)。下位アドレス側(偶数アドレス側)のFEHはカウントであり、上位アドレス側(奇数アドレス側)のFFHは、カウントFEHのデータである。したがって、FFHが3回(257-254=3)繰り返して展開され、ラインバッファ281のB面側に順次格納される。ラインバッファ281のB面側に1ラインバイト数、つまり16バイトの展開後の記録データが蓄積された時点で(転送S24の時点)、16バイトを1ラインのデータブロックとして、システムメモリへ1ワードずつDMA転送する。その際、第2のS-DMAコントローラ402は(図6)、1ラインの展開後の記録データを全てシステムメモリへDMA転送し終えるまでシステムバスSBを占有してバースト転送する(転送D4)。

### [0800]

システムメモリへ転送された1ライン分の記録データは、システムメモリの所定のビットマップエリア内に、偶数アドレスを先頭にして下位アドレスから1ワードずつ順次格納されていく(図9(d))。そして、1回の主走査パスでインクを噴射するビットマップデータ分の記録データがシステムメモリに格納された時点で、システムメモリ(RAM22)から内部バスIB及びヘッド制御部33へDMA転送される。その際、I-DMAコントローラ415は(図6)、1回の主走査パスでインクを記録ヘッド62から噴射するビットマップデータ分の記録データを全てヘッド制御部33へDMA転送し終えるまでシステムバスSBを占有してバースト転送する。

#### [0081]

このようにして、従来プログラムによって圧縮記録データをソフトウェア展開していた処理を、デコード回路28によってハードウェア展開することによって、圧縮記録データの展開処理を高速に実行することができる。また、従来プログラムによって1バイトずつ展開していた圧縮記録データをワード単位(2バイト)で展開していくので、圧縮記録データの展開処理をより高速に実行することができる。したがって、圧縮記録データの高速な展開処理と、記録ヘッド62への高速なデータ転送とを実現することができるので、インクジェット式記録装置5



# [0082]

また、本願発明に係るインクジェット式記録装置50の第2実施例としては、 上述した第1実施例に加えて、データ転送装置10のインターフェース部27と 受信バッファ部42との間、及び受信バッファ部42とインターフェース部27 との間を、それぞれ専用の内部バスで接続したものが挙げられる。

# [0083]

図10は、データ転送装置10の構成の第2実施例を示したブロック図である。図11は、データ転送装置10におけるデータの流れを模式的に示したタイミングチャートである。

### [0084]

インターフェース部27は、情報処理装置200との間で所定のデータ転送手順にて情報処理装置200をホスト装置としてデータの送受信を行う手段を有しており、情報処理装置200から記録制御部100にて記録制御を実行するための記録制御データを受信する。記録制御データには、MPU24にてコマンド解析を実行するコマンド及びリモートコマンドと、DECU41にてハードウェア展開する圧縮記録データとが含まれており、データブロック毎に6バイトのヘッダが先頭に付加されて情報処理装置200から送信される。インターフェース部27は、受信した記録制御データを所定のデータ転送周期で第1の専用バスIB1を介して受信バッファ部42へDMA転送する(符号T11)。受信バッファ部42は、インターフェース部27からDMA転送された記録制御データのヘッダを解析し、記録制御データからコマンド及びリモートコマンドを分離して圧縮記録データを取り出して、次のデータ転送周期に圧縮記録データを第2の専用バスIB2を介してDECU41へDMA転送する(符号T12)。

### [0085]

記録制御データに含まれるコマンドは、システムバスSBを介してMPU24が受信バッファ部42へアクセスして、MPU24が実行するプログラム手順によってコマンド解析が実行される(符号COM)。次のデータ転送周期にDECU41は、受信バッファ部42からDMA転送された圧縮記録データを展開し(

符号T13)、展開した記録データが一定のデータ量になった時点で、システムバスSBを経由してRAM22のビットマップエリアへDMA転送する(符号T14)。RAM22のビットマップエリアへ格納されたビットマップデータとしての記録データは、再びシステムバスSBを経由してDECU41へDMA転送される(符号T15)。DECU41は、その記録データを第3の専用バスIB3を経由してヘッド制御部33へDMA転送し(符号T16)、ヘッド制御部33内部のレジスタに格納する。ヘッド制御部33は、レジスタに格納された記録データを記録ヘッド62へDMA転送する(符号T17)。

# [0086]

図12は、DECU41と受信バッファ部42の内部構成を示したブロック図である。図13は、受信バッファ部42のヘッダ解析ブロックの構成を示したブロック図である。つづいて、ASIC4内に構成されているDECU41と受信バッファ部42について、さらに詳細に説明する。

# [0087]

受信バッファ部42は、圧縮記録データが格納されるIFメモリ425と、圧縮記録データをIFメモリ425へ格納する「データ転送制御手段」としてのデータ転送制御ブロック424と、コマンドが格納されるコマンド格納レジスタ426と、記録制御データのヘッダを解析する「ヘッダ解析手段」としてのヘッダ解析ブロック423と、ヘッダ解析ブロック423の解析結果に基づいて記録制御データからコマンドを分離して、コマンドをコマンド格納レジスタ426へ格納し、コマンド分離後の記録制御データをデータ転送制御ブロック424へ転送してIFメモリ425へ格納する「コマンド分離手段」としての切換制御ブロック422と、IFメモリ425に格納されている記録制御データをリモートコマンドと圧縮記録データとに分離する「データ分離手段」としてのデータ分離ブロック422と、インを有している。IFメモリ425は、公知のFIFO(First・In・First・Out)メモリである。また、受信バッファ部42は、インターフェース部27との間で第1の専用バスIB1を介して行うDMA転送をコントロールするI-DMAコントローラ421を有している。

### [0088]

情報処理装置200とインクジェット式記録装置50との間の記録制御データのデータ転送が開始されると、インターフェース部27が受信した記録制御データは、第1の専用バスIB1を介して受信バッファ部42へDMA転送される。受信バッファ部42へDMA転送された記録制御データは、受信バッファ部42内部の記録制御データのデータ転送経路を切り換える切換制御ブロック422へデータ転送される。切換制御ブロック422は、インターフェース部27からDMA転送された記録制御データをヘッダ解析ブロック423、データ転送制御ブロック424、又はコマンド格納レジスタ426のいずれかにデータ転送するブロックであり、そのデータ転送経路は、ヘッダ解析ブロック423が制御する。データ転送開始時には、切換制御ブロック422のデータ転送経路は、ヘッダ解析ブロック423でヘッダ解析ブロック423でヘッダ解析ブロック423でヘッダの解析が行われる。

### [0089]

当該実施例におけるデータ通信フォーマットは、記録制御データに6バイトのヘッダが付加されており、ヘッダは、ヘッダ解析ブロック423の6バイトレジスタ431に格納されて解析される。ヘッダの構成は、先頭の2バイトがチャネル、次の2バイトがレングス、その次の2バイトは、データ通信のネゴシエーションに使用されるデータであり、インターフェース部27が情報処理装置200との間で、ハードウェア的な通信条件や通信プロトコルを確認して決定するためのデータである。チャネルは、ヘッダ以下に続くデータがコマンドか圧縮記録データかを示しており、00H又は02Hならばコマンド、40Hならばリモートコマンド及び圧縮記録データとなる。上位バイトは受信、下位バイトは送信を示している。レングスは、ヘッダを含めたデータの数量(バイト数)である。コマンドは、インクジェット式記録装置50において記録制御を実行するための制御コマンドであり、例えば、記録紙Pの給紙制御、搬送制御、排出制御、キャリッジ61の駆動制御等の制御コマンドである。

#### [0090]

ヘッダ解析ブロック423は、ヘッダの先頭2バイトをチャネル解析ブロック432が解析し、ヘッダ以降のデータがコマンドである場合には、切換制御ブロ

ック422のデータ転送経路をコマンド格納レジスタ426へ切り換えて、レングス解析ブロック433で解析したバイト数のデータをコマンド格納レジスタ426へ格納する。また、ヘッダの先頭2バイトをチャネル解析ブロック432が解析し、ヘッダ以降のデータがリモートコマンド及び圧縮記録データである場合には、切換制御ブロック422のデータ転送経路をデータ転送制御ブロック424へ切り換えて、レングス解析ブロック433で解析したバイト数をデータ転送制御ブロック424へ通知して、そのバイト数のデータをデータ転送制御ブロック424へデータ転送する。例えば、ヘッダに図13に示したようなデータが格納されている場合には、チャネルが40H、レングスがFFHなので、リモートコマンド及び圧縮記録データがヘッダを含めて255バイト、つまり、ヘッダ以降にリモートコマンド及び圧縮記録データが249バイトあることになるので、ヘッダ以降の249バイトのデータがデータ転送制御ブロック424へデータ転送される。

## [0091]

コマンド格納レジスタ426へ格納されたコマンドは、システムバスSBを介してMPU24がアクセスしてコマンド解析を実行する。データ転送制御ブロック424へデータ転送されたリモートコマンド及び圧縮記録データは、IFメモリ425へ格納される。IFメモリ425へ格納されたリモートコマンド及び圧縮記録データは、DECU41からのデータ転送要求に応じてDECU41へ第2の専用バスIB2を介してDMA転送される。その際、データ分離ブロック427において、MPU24がデータを監視し、リモートコマンドである場合には、MPU24にてリモートコマンドをコマンド解析してDECU41にはデータ転送せず、圧縮記録データである場合のみDECU41へDMA転送する。尚、情報処理装置200とインターフェース部27との間のデータ通信フォーマットがヘッダの無いデータ通信フォーマットである場合には、ヘッダ解析ブロック423におけるヘッダの解析は行われず、インターフェース部27が受信したデータがそのままIFメモリ425に格納された後、リモートコマンドが分離され、MPU24にてリモートコマンドの解析が行われる。

### [0092]

DECU41は、「DMA転送手段」としての第1のI-DMAコントローラ411、第2のI-DMAコントローラ415、及びS-DMAコントローラ413を有している。第2の専用バスIB2側のDMA転送をコントロールする第1のI-DMAコントローラ411によって、受信バッファ部42のIFメモリ425に格納されている圧縮記録データが1ワードずつ展開処理コントローラ412は、デコード回路28とラインバッフ281を内蔵している。受信バッファ部42のIFメモリ425から1ワードずつDMA転送された圧縮記録データは、デコード回路28にて1ワードずつハードウェア展開され、展開された記録データがラインバッファ281へ格納されて蓄積される。

## [0093]

S-DMAコントローラ413は、システムバスSB側のDMA転送をコントロールする。また、メモリコントローラ414は、システムバスSBに接続されているRAM22の読み出し、及び書き込みを制御する。そして、ラインバッファ281に所定バイト数の展開後の記録データが蓄積された時点で、ラインバッファ281に蓄積された展開後の記録データは、S-DMAコントローラ413によってメモリコントローラ414を介してシステムバスSB経由でRAM22へDMA転送される。RAM22へDMA転送された展開後の記録データは、RAM22の所定のビットマップエリアへ格納される。第2のI-DMAコントローラ415は、第3の専用バスIB3側のDMA転送をコントロールする。RAM22のビットマップエリアに格納された展開後の記録データは、第2のI-DMAコントローラ415によってメモリコントローラ414を介してシステムバスSB及び第3の専用バスIB3を経由してヘッド制御部33へDMA転送され、ヘッド制御部33内部のレジスタに格納された後、記録ヘッド62へDMA転送される。

#### [0094]

また、ラインバッファ281からRAM22へのDMA転送は、S-DMAコントローラ413によってバースト転送され、RAM22から記録ヘッド62へのDMA転送は、第2のI-DMAコントローラ415によってバースト転送さ

れる。前述したように、バースト転送とは、連続したデータを転送する際にアドレスの指定などの手順を一部省略することによって、所定のデータブロックのデータを全て転送し終えるまでの間バスを占有して転送するデータ転送方式である。SーDMAコントローラ413は、ラインバッファ281に所定バイト数の展開後の記録データが蓄積された時点で、所定バイト数の展開後の記録データを1ワードずつ、所定バイト数RAM22へDMA転送し終えるまでシステムバスSBを占有してバースト転送する。第2のIーDMAコントローラ415は、RAM22のビットマップエリアに格納されている展開後の記録データを所定バイト数のデータブロック毎に1ワードずつ、1つのデータブロックを全て記録ヘッド62へDMA転送し終えるまでシステムバスSBを占有してバースト転送する。尚、圧縮記録データがDECU41へデータ転送された後の圧縮記録データの展開処理、及び展開後の記録データの流れは、上述した第1実施例と同様なので説明は省略する。

## [0095]

このようにして、従来プログラムによってソフトウェア処理されていた記録制御データのヘッダ解析処理、及びヘッダ解析結果に基づいて記録制御データからコマンドを分離して、コマンドをコマンド格納レジスタ426へ格納し、圧縮記録データをIFメモリ425へ格納する処理を受信バッファ部42で処理する。そして、第1の専用バスIB1を介してインターフェース部27が受信した記録制御データを受信バッファ部42へデータ転送し、第2の専用バスIB2を介して受信バッファ部42のIFメモリ425に格納されている記録制御データをリモートコマンドと圧縮記録データとに分離する。そして、圧縮記録データのみをDECU41へデータ転送し、デコード回路28にて展開後の記録データを一旦RAM22へ格納した後、RAM22から第3の専用バスIB3を介してヘッド制御部33へデータ転送する。コマンド及びリモートコマンドのみMPU24でコマンド解析する。それによって、システムバスSBのデータ転送負荷と、MPU24の処理負荷とを大幅に低減させることができるので、MPU24への依存度が極めて低いデータ転送が可能になり、インターフェース部27と受信バッファ部42との間、受信バッファ部42とDECU41との間、及びDECU41

と記録ヘッド62との間のデータ転送処理をより高速化することができる。

## [0096]

さらに、本願発明に係るインクジェット式記録装置50の第3実施例としては、上述した第2実施例において、記録制御データのヘッダ解析を受信バッファ部42ではなく、インターフェース部27で行うようにしたものが挙げられる。

## [0097]

図14は、データ転送装置10の構成の第3実施例を示したブロック図である 、

インターフェース部27は、情報処理装置200との間で所定のデータ転送手順にて情報処理装置200をホスト装置としてデータの送受信を行う手段としてのI/Fブロック271と、コマンドが格納されるコマンド格納レジスタ426と、記録制御データのヘッダを解析する「ヘッダ解析手段」としてのヘッダ解析ブロック423の解析結果に基づいて記録制御データからコマンドを分離して、コマンドをコマンド格納レジスタ426へ格納し、コマンド分離後の記録制御データをデータ転送制御ブロック424へ転送してIFメモリ425へ格納する「コマンド分離手段」としての切換制御ブロック422と、圧縮記録データをIFメモリ425へ格納する「データ転送制御ブロック424とを有している。また、受信バッファ部42は、インターフェース部27との間で第1の専用バスIB1を介して行うDMA転送をコントロールするI-DMAコントローラ421と、圧縮記録データが格納されるIFメモリ425と、IFメモリ425に格納されている記録制御データをリモートコマンドと圧縮記録データとに分離する「データ分離手段」としてのデータ分離ブロック427とを有している。

## [0098]

情報処理装置200とインクジェット式記録装置50との間の記録制御データのデータ転送が開始されると、I/Fブロック271が受信した記録制御データは、インターフェース部27内部の記録制御データのデータ転送経路を切り換える切換制御ブロック422は、I/Fブロック271が受信した記録制御データをヘッダ解析ブロック423、デ

ータ転送制御ブロック424、又はコマンド格納レジスタ426のいずれかにデータ転送するブロックであり、そのデータ転送経路は、ヘッダ解析ブロック423が制御する。データ転送開始時には、切換制御ブロック422のデータ転送経路は、ヘッダ解析ブロック423になっており、まず、ヘッダ解析ブロック423でヘッダの解析が行われる。

## [0099]

当該実施例におけるデータ通信フォーマットは、前述した第2実施例と同様に、記録制御データに6バイトのヘッダが付加されており、ヘッダは、ヘッダ解析ブロック423の6バイトレジスタ431に格納されて解析される。ヘッダの構成、及びヘッダ解析ブロックの構成については、前述した第2実施例と同様なので説明は省略する。

## [0100]

コマンド格納レジスタ426へ格納されたコマンドは、システムバスSBを介 してMPU24がアクセスしてコマンド解析を実行する。データ転送制御ブロッ ク424へデータ転送されたリモートコマンド及び圧縮記録データは、受信バッ ファ部42のI-DMAコントローラ421によって第1の専用バスIB1を介 して受信バッファ部42へDMA転送されてIFメモリ425に格納される。I Fメモリ425へ格納されたリモートコマンド及び圧縮記録データは、DECU 41からのデータ転送要求に応じてDECU41へ第2の専用バスIB2を介し てDMA転送される。その際、データ分離ブロック427において、MPU24 がデータを監視し、リモートコマンドである場合には、MPU24にてリモート コマンドをコマンド解析してDECU41にはデータ転送せず、圧縮記録データ である場合のみDECU41へDMA転送する。尚、情報処理装置200とイン ターフェース部27との間のデータ通信フォーマットがヘッダの無いデータ通信 フォーマットである場合には、ヘッダ解析ブロック423におけるヘッダの解析 は行われず、インターフェース部27が受信したデータがそのままIFメモリ4 25に格納された後、リモートコマンドが分離され、MPU24にてリモートコ マンドの解析が行われる。以下、DECU41の構成、及びデータの流れは、前 述した第2実施例と同様なので説明は省略する。このように、インターフェース

部27にて記録制御データのヘッダ解析を行うように構成しても良く、前述した 第2実施例と同様に、システムバスSBのデータ転送負荷と、MPU24の処理 負荷とを大幅に低減させることができるので、MPU24への依存度が極めて低 いデータ転送が可能になり、インターフェース部27と受信バッファ部42との 間、受信バッファ部42とDECU41との間、及びDECU41と記録ヘッド 62との間のデータ転送処理をより高速化することができる。

## [0101]

尚、本願発明は上記実施例に限定されることなく、特許請求の範囲に記載した 発明の範囲内で、種々の変形が可能であり、それらも本願発明の範囲内に含まれ るものであることは言うまでもない。

#### 【図面の簡単な説明】

0

- 【図1】 本願発明に係るインクジェット式記録装置の概略の平面図である
- 【図2】 本願発明に係るインクジェット式記録装置の概略の側面図である
- 【図3】 本願発明に係るインクジェット式記録装置のブロック図である。
- 【図4】 データ転送装置の構成を示したブロック図である。
- 【図5】 データの流れを模式的に示したタイミングチャートである。
- 【図6】 DECUと受信バッファ部の構成を示したブロック図である。
- 【図7】 圧縮記録データが展開されるまでを模式的に示したものである。
- 【図8】 圧縮記録データが展開されるまでを模式的に示したものである。
- 【図9】 展開後の記録データを模式的に示したものである。
- 【図10】 データ転送装置の構成を示したブロック図である。
- 【図11】 データの流れを模式的に示したタイミングチャートである。
- 【図12】 DECUと受信バッファ部の構成を示したブロック図である。
- 【図13】 ヘッダ解析ブロックの構成を示したブロック図である。
- 【図14】 インターフェース部の構成を示したブロック図である。
- 【図15】 従来のデータ転送装置の概略構成を示したブロック図である。

## 【符号の説明】

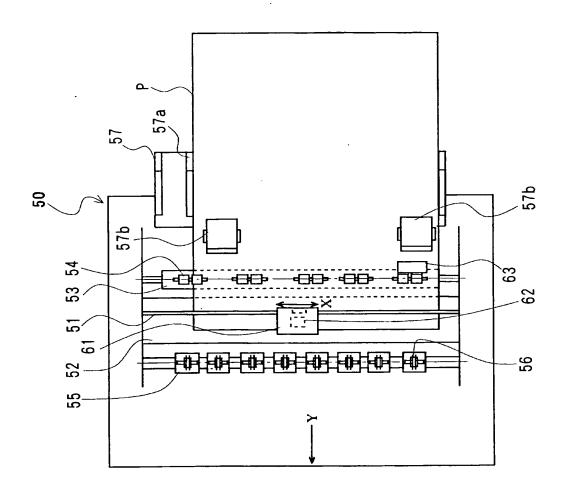


4 ASIC、10 データ転送装置、21 ROM、22 RAM、24 MPU、27 インターフェース部、28 デコード回路、29 ローカルメモリ、33 ヘッド制御部、41 DECU(デコードユニット)、42 受信バッファ部、50 インクジェット式記録装置、51 キャリッジガイド軸、52 プラテン、53 搬送駆動ローラ、54 搬送従動ローラ、55 排紙駆動ローラ、56 排紙従動ローラ、57 給紙トレイ、57b 給紙ローラ、61 キャリッジ、62 記録ヘッド、63 紙検出器、100 記録制御部、200情報処理装置、281 ラインバッファ、411 第1のIーDMAコントローラ、415 第2のIーDMAコントローラ、421 IーDMAコントローラ、412 展開処理コントローラ、413 LーDMAコントローラ、414 ローカルメモリコントローラ、422 切換制御ブロック、423 ヘッダ解析ブロック、424 データ転送制御ブロック、425 インターフェースメモリ、426 コマンド格納レジスタ、427 データ分離ブロック、X 主走査方向、Y 副走査方向、SB システムバス、IB 内部バス、IB1 第1の専用バス、IB2 第2の専用バス、IB3 第3の専用バス



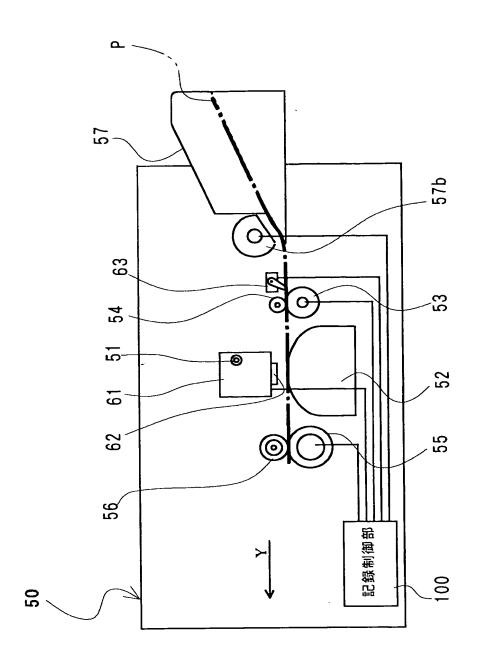
【書類名】 図面

【図1】



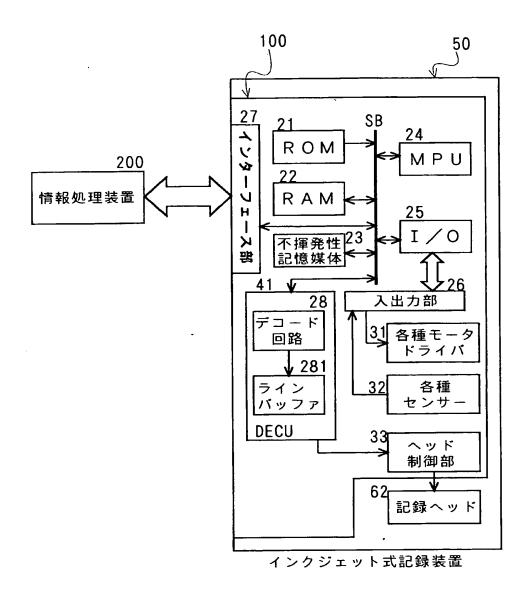


【図2】



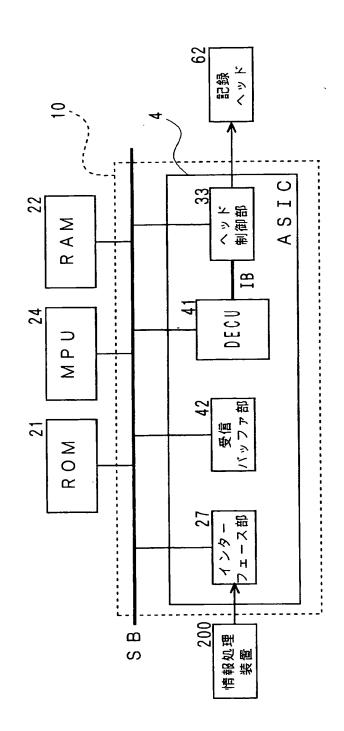


【図3】



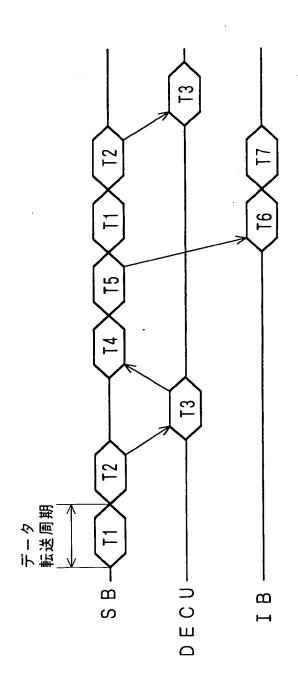


【図4】



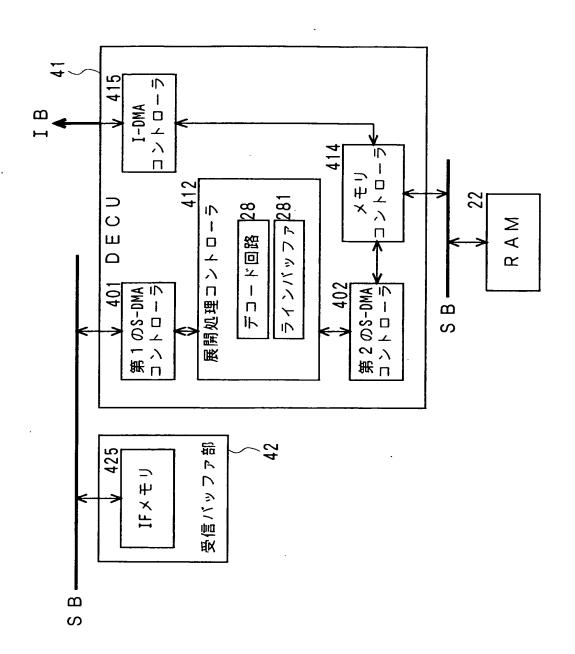


【図5】





【図6】





# 【図7】

動作条件

ディー・ デメモリ側 : ランレングスデータの開始アドレス 偶数アドレス システムメモリ側: イメージデータの開始アドレス 偶数アドレス 1ラインバイト数: 16バイト

1	IFメモリ		lee or	1						ı	DE	ECU						
	FE 01	転送S1→			01	Ω1		_			-		_		_		т—	1
	03 02		A面 B面	01	ייט	5		H	-		-		╄				<b>├</b>	4
	78 55	転送S2→		┝				<u> </u>			_		Щ.			<u> </u>	L	J
	44 FB	転送52→			01	<u> </u>	02		-	r	_		_		r	_	<sub>1</sub>	1
▼	FF FE		A面 B面	01	<u> </u>	<u> </u>	UZ		-	<u> </u>	ᅱ		╁		<u> </u>	<u> </u>	<del>-</del>	ł
	11 06	転送S3→		┝									1		<u> </u>	<u> </u>	<u> </u>	j
	66 12 77 45	転交22→	/6 55 A面	_	Ωŧ	Ω1	02	78	55		_		_			f		1
	89 10		A画 B面	۳	01	5	UZ	<b>7</b> 0	33		ᅱ		+			<b></b> -	<del> </del>	4
	55 FB	転送S4→		-		Ц.		Щ.			_			_	<u> </u>	<u> </u>		j
	10 FA	#415-24	A面		<u>01</u>	01	02	78	55	11	_		1				ľ	1
	20 08		B面	۳	-	۳		2	33	77	┥		╁	_	<del></del>	<del> </del>	<del></del>	ł
	12 13	転送S5→		┝						<u> </u>	1		_				<u> </u>	J
	14 15	±17500			01	01	ດ2	78	55	44 F	月	FF F	FFF	FF	FF		T	1
	16 17		B面	۳	<del>~</del>	Ë		ř	~	-	┪		H	• •			<del> </del>	1
	18 19	転送S6→		┢		_								_			<u> </u>	」 転送D1
	20 FD	+11,22,00		01	01	01	02	78	55	44 F	FF	FF F	FF	FF	FF 11	11 11	1	1——
	11 02		B面	<del>                                     </del>		Ť					Ť		+	÷			ì	<b>1</b> └──/
	98 B0	転送S7→														<u> </u>		
	F2 FC	,	A面	$\vdash$							٦		T				T	1
	AB 03		B面	66	12		-				T	-	1				<b>—</b>	1
	FF FE	転送S8→													<del></del>		•	
	FC FD		A面										T				Τ"	1
	FE FF		B面	66	12	77	45				7		1					1
		転送S9→	89 10												•			•
			A面								T		Т					}
			B面	66	12	77	45	89	10									1
		転送S10→	55 FB															_
			A面															]
			B面		12	77	45	89	10	55								]
		転送S11→	10 FA															_
			A面															]
			B面	_	12	77	45	89	10	55 1	10	10 1	10	10	10			]
		転送S12→	20 08															転送D2
			A面	20														]/
			B面	66	12	77	45	89	10	55 1	10	10 1	0 10	10	10 20	20 20		] — ~



【図8】

## DECU

転送S13→	12 13	3																				
	A面		20 2	20	20	20	12	13								П		Т		1		
	B面	r		┪									Г			┪		1	·	1		
転送S14→	14 15	5											-							•		
	A面	_	20 2	20	20	20	12	13	14	15						Т		T		1		
	B面	$L\Gamma$		T														T		1		
転送S15→	16 17	7																		•		
	A面	72	20 2	20	20	20	12	13	14	15	16	17				$\Box$				]		
	B面															$\Box$				]		
転送S16→	18 19	9																		_		
	A面	2	20 2	20	20	20	12	13	14	15	16	17	18	19		$\Box$				]		
	B面																					
転送S17→	20 FI	_																		_		
	A面	2	20 2	20	20	20	12	13	14	15	16	17	18	19	20					]		
	B面	L									L.							L				
転送S18→																				動	送C	)3
	A面	_	20 2	20	20	20	12	13	14	15	16	17	18	19	20 1	11	11 1	1		lr	-	>
	B面		1	Ì							L				Ĺ			T		]		
転送S19→		잌							<u> </u>									_				
	A面	L														_		1				
	B面		1 9	8(	<u>B0</u>				L						L			1		•		
転送S20→		9				,												_				
	A面	L		_							_					_		1				
<b>****</b>	B面		1 9	8(	<u>B0</u>	F2	L.,,				L		L					1		]		
転送S21→		<u> </u>		_								-	_		_	_		_		•		
	A面	L							_	. =	Ļ					4		4		1		
<b>+=</b> 114	B面	_	1 9	8	B0	F2	AB.	AB	AB	AB	AB							上		]		
転送S22→		4		_							_		_			_		_		1		
	A面	L							<u> </u>		_					4		∔		ł		
<b>+-</b> · <b>¥</b>	B面	_	1 9	8	BO	F2	AB.	AB	AB	AB	AB	FF	FΕ					l		J		
転送S23→		4						_				,	_					_		1		
	A面	L		_					_	. =	Ļ	_	L			4		4		4		
+= ·W = = :	B面	_	1 9	8	R0	F2	AB.	AΒ	AB	AB	AB	FF	FΕ	FC	FD					]	<b>- 、x</b> -	
転送S24→		+		-					_		_					_		_		· 軟	送	)4
	A面	L		_					_		<u> </u>		_					╧		10		>
	B面	- [1	19	38	R0	F2	AB.	AΗ	ИB	AB	ИB	FF	FE	FO	IFD F	-F	FF FI	H		ı —	$\neg \neg$	/



# 【図9】

設定条件 ライン縦並び変換なし

総展開バイト数:64バイト(16×4)

1ラインパイト数:16パイト 展開ライン数:4ライン

### システムメモリ

(a)	D1→								
		FF	FF	FF	FF	FF	11	11	11
		00	00	00	00	00	00	00	00
								00	
		00	00	00	00	00	00	00	00
								00	
		00	00	00	00	00	00	00	00
		00	00	00	00	00	00	00	00

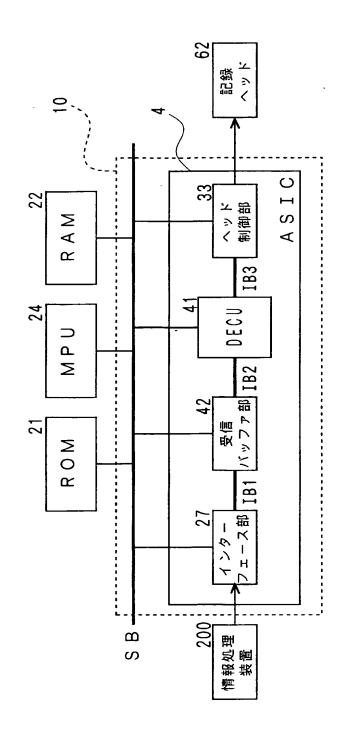
(b)		01	01	01	02	78	55	44	FF
		FF	FF	FF	FF	FF	11	11	11
	D2→	66	12	77	45	89	10	55	10
		10	10	10	10	10	20	20	20
		00	00	00	00	00	00	00	00
		00	00	00	00	00	00	00	00
		00	00	00	00	00	00	00	00
		00	00	00	00	00	00	00	00

	-								
(c)								44	
		FF	FF	FF	FF	FF	11	11	11
								55	
		10	10	10	10	10	20	20	20
	D3→	20	20	20	20	12	13	14	15
								11	
		00	00	00	00	00	00	00	00
		00	00	00	00	00	00	00	00

	_								
(d)								44	
		FF	FF	FF	FF	FF	11	11	11
		66	12	77	45	89	10	55	10
		10	10	10	10	10	20	20	20
		20	20	20	20	12	13	14	15
		16	17	18	19	20	11	11	11
	D4→	11	98	B0	F2	ΑB	AΒ	ΑB	AB
		ΑB	FF	FE	FC	FD	FF	FF	FF

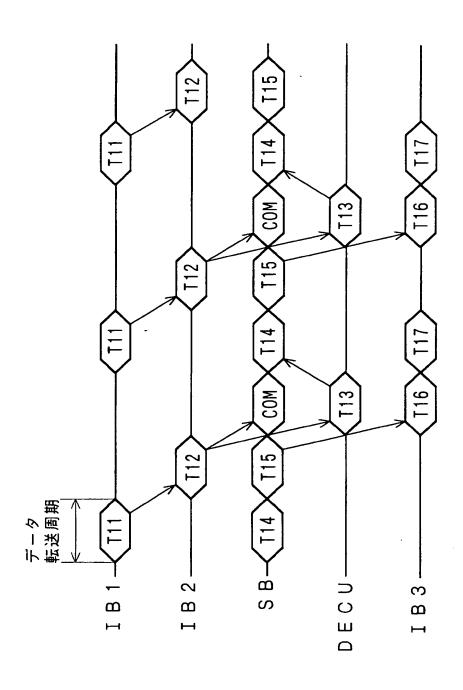


【図10】



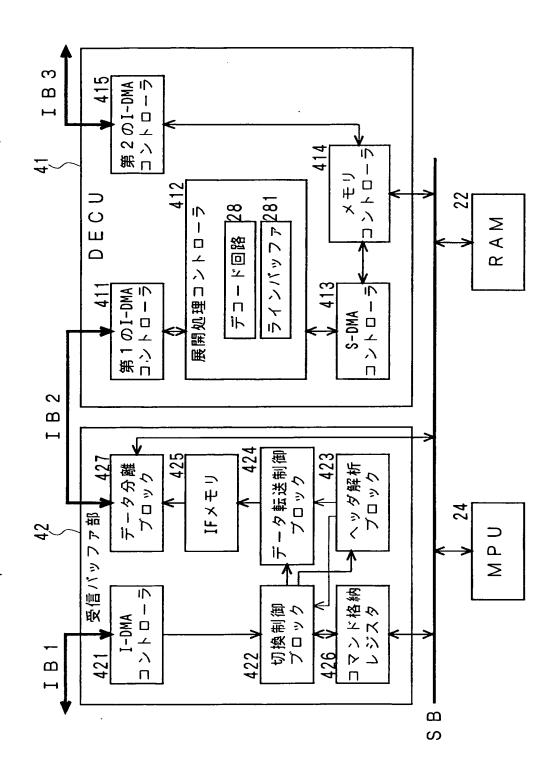


【図11】





# 【図12】





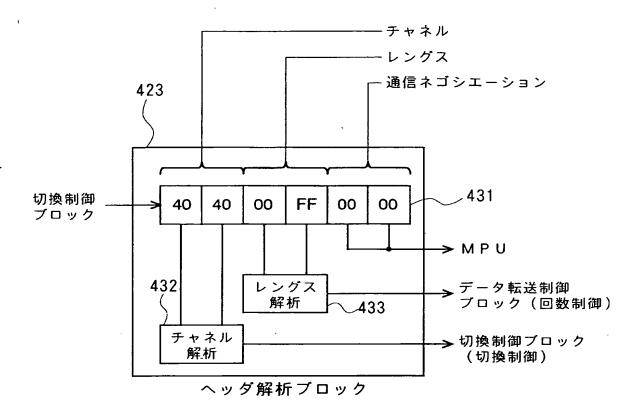
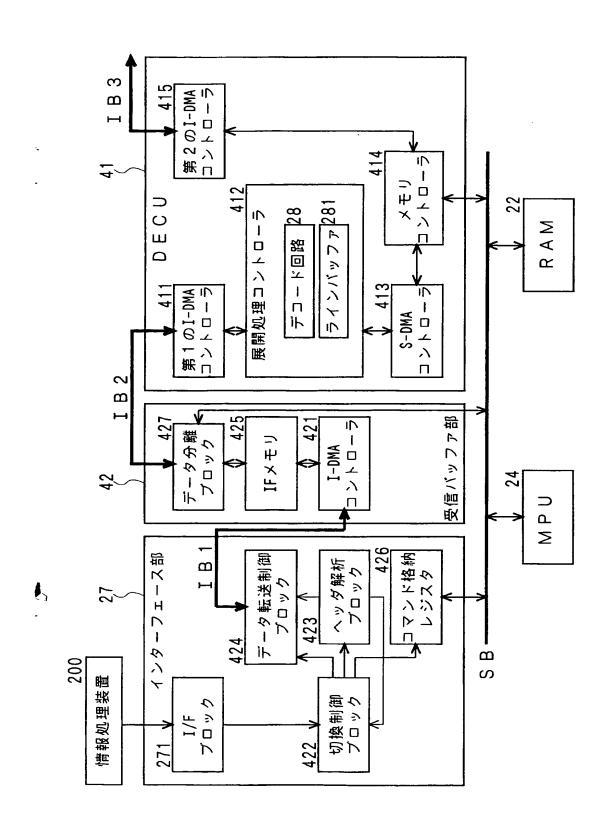


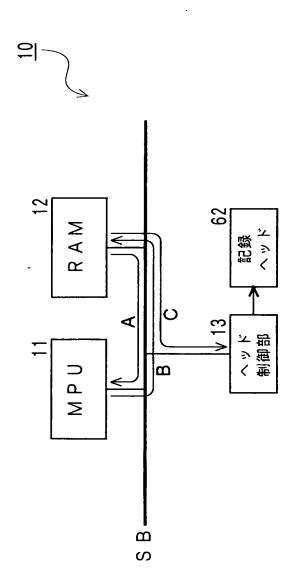


図14]





【図15】



【書類名】

要約書

## 【要約】

【課題】 圧縮データの高速な展開処理と、液体噴射ヘッドへの高速なデータ転送とを低コストで実現し、低コストで液体噴射装置の液体噴射実行速度を従来と比較して飛躍的に高速化する。

【解決手段】 データ転送装置10は、ASIC(特定用途向け集積回路)4を備えており、ASIC4は、インターフェース部27、ヘッド制御部33、受信バッファ部42、及びDECU41を内蔵しており、それぞれがデータ転送可能にシステムバスSBに接続されている。DECU41は、圧縮された記録データをハードウェア展開するデコード回路28と、展開後の記録データを格納するラインバッファ281を有する展開処理コントローラ412を内蔵している。DECU41とヘッド制御部33とは、内部バスIBでデータ伝送可能に接続されている。

【選択図】

図 4



# 特願2003-190388

ページ: 1/E

## 認定 · 付加情報

特許出願の番号

特願2003-190388

受付番号

5 0 3 0 1 1 0 4 4 8 1

書類名

特許願

担当官

第七担当上席 0096

作成日

平成15年 7月 9日

<認定情報・付加情報>

【提出日】

平成15年 7月 2日

# 特願2003-190388

## 出願人履歴情報

識別番号

[000002369]

1. 変更年月日

1990年 8月20日 新規登録

[変更理由] 住 所

東京都新宿区西新宿2丁目4番1号

氏 名

セイコーエプソン株式会社

.